

硬 X 線光電子分光法を用いた半導体デバイスの分析

吉木昌彦	㈱東芝 研究開発センター	〒212-8582	神奈川県川崎市幸区小向東芝町 1
鈴木正道	㈱東芝 研究開発センター	〒212-8582	神奈川県川崎市幸区小向東芝町 1
土屋義規	㈱東芝 研究開発センター	〒235-8522	神奈川県横浜市磯子区新杉田町 8
市原玲華	㈱東芝 研究開発センター	〒235-8522	神奈川県横浜市磯子区新杉田町 8
齋藤真司	㈱東芝 研究開発センター	〒212-8582	神奈川県川崎市幸区小向東芝町 1
竹野史郎	㈱東芝 研究開発センター	〒235-8522	神奈川県横浜市磯子区新杉田町 8

要旨 次世代 LSI の開発において必須となるメタルゲート電極、高誘電体ゲート絶縁膜を中心に、硬 X 線光電子分光法を用いて半導体デバイスの分析を行った。硬 X 線光電子分光法は、高輝度放射光の利用によって近年ようやく実用的な測定が可能になった手法であり、従来の軟 X 線を用いた X 線光電子分光法に比べて、検出深さが大きい、利用可能な光電子ピークが多いといった特徴をもつ。これにより、原子層レベルの界面酸化層や偏析不純物の結合状態、ゲート電極を含めた多層構造のバンドアライメント、半導体表面のバンドベンディングプロファイルなど、X 線光電子分光法では得られなかった情報を得ることが可能になった。

1. はじめに

LSI の高性能化は主としてスケーリング則に従った MOSFET の微細化によって進められてきたが、従来の Si, SiO₂, poly-Si を中心とした MOSFET はすでに限界に達しており、高誘電体ゲート絶縁膜やメタルゲート電極など、次々と新しい材料の導入が検討されている (Table 1, Fig. 1)。しかし、これらの新しい材料は Si や SiO₂ に比べて熱的に不安定であり、界面での反応層形成や拡散など制御すべき問題は非常に多い。しかも、候補材料の増加にともなって、組成や構造、プロセス条件などの開発要素も増えており、効率よく研究開発を進めるには、分析技術を駆使した個々の現象の理解が不可欠である。このように次世代の LSI 開発における分析技術の重要性はこれまで以上に高まっているが、分析対象の微細化、複雑化に対応する

には、これまで得られなかった知見を与える新しい分析技術の開発、導入も不可欠である。

そこで注目されるのが硬 X 線光電子分光法 (HX-PES; Hard X-ray Photoelectron Spectroscopy, HAXPES と呼

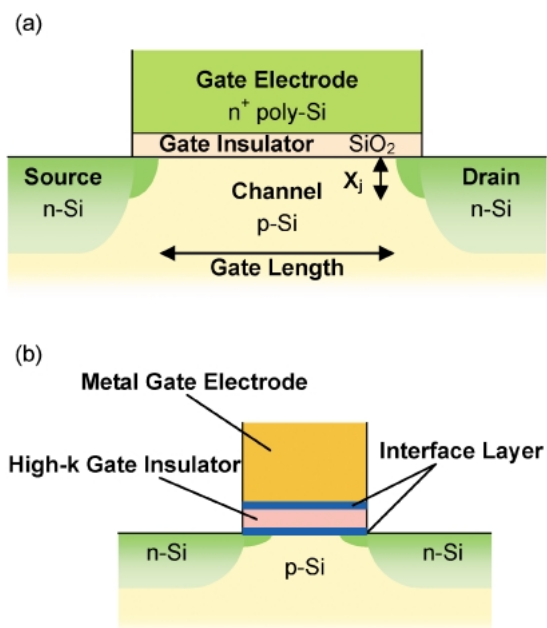


Fig. 1 Schematic of n-MOSFET with (a) conventional Si materials and (b) high-k and metal materials for sub-30 nm gate length.

Table 1 Technology Requirements (Near-term Years)¹⁾

Year of Production	2007	2008	2009	2010	2011	2012
MPU Half Pitch (nm)	68	59	52	45	40	36
Physical Gate Length (nm)	25	23	20	18	16	14
EOT* (nm) for poly-Si Gate	1.1	0.5				
EOT* (nm) for Metal Gate		0.9	0.75	0.65	0.55	0.5
Drain extension X _j (nm)	12.5	11	10	9	8	7

* EOT: Equivalent Oxide Thickness

ばれる)である。この手法は古くから研究されていたものの、高輝度放射光によって実用的な測定が可能になったのはごく最近である²⁾。すでに LSI 開発でも広く利用されている X 線光電子分光法 (XPS; X-ray Photoelectron Spectroscopy) と同様、表面の組成、化学結合状態、電子構造などの情報を得られるが、励起 X 線として Al-K α 線 (1486.7 eV) を用いる通常の実験室 XPS (以後、XPS) に対し、硬 X 線 (例えば 4~10 keV) を用いる HX-PES には大きく 2 つの特長がある。1 つは「検出深さの増大」であり、光電子の運動エネルギーが大きくなるため固体中の非弾性散乱平均自由行程が長くなり、XPS の 3~5 倍、すなわち 20~30 nm の検出深さが得られる (Fig. 2)。2 つめは「深い内殻単位の励起」であり、測定可能な光電子ピークが増えることによって、共存元素のピークやオージェピークによる干渉を避けたり、スピン-軌道相互作用によ

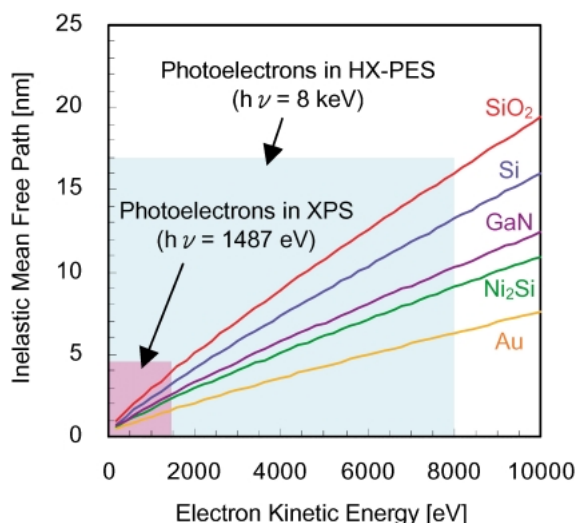


Fig. 2 Inelastic mean free path of photoelectrons in HX-PES and laboratory XPS. The curves were calculated using the TPP-2M formula.³⁾ Probing Depth is approximately three times the inelastic mean free path where 95% of detected electrons had been generated in.

る分裂がないピークを利用することができる。これらは硬 X 線励起によって得られるメリットであるが、XPS のユーザーにとってはもう 1 つ、XPS の測定、解析技術がほぼそのまま活かせるというメリットがある。これは、深い内殻単位のピークでも XPS と同程度のケミカルシフトが得られること、試料帯電、X 線照射損傷は XPS と大差ないこと、そして XPS と同等以上のエネルギー分解能および検出感度を得られることによる。エネルギー分解能と検出感度はもちろん装置 (ビームライン) の性能に依存するが、我々が主に利用する SPring-8 の BL47XU では、HX-PES の励起断面積が XPS に比べて 2 桁程度小さいにもかかわらず、XPS と同等以上の検出感度を得られている。

HX-PES の応用については、すでにいくつかの報告があるが⁴⁻⁸⁾、本稿では我々が最近行った半導体デバイス開発への応用例に、XPS との比較も含めてその有用性を紹介する。

なお、以下で述べる HX-PES 実験は、すべて SPring-8 のアンジュレータビームライン BL47XU においてガンマデータシエンタ社製電子分光器 R4000 を用いて行った (Fig. 3)。X 線は液体窒素冷却の二結晶分光器とチャンネルカット結晶で単色化されたのちミラーでビームサイズが 40 μm^2 以下に集光されており、浅い視射角で試料表面を効率良く励起することによって、高エネルギー分解能かつ高感度な測定が可能になっている⁵⁾。測定条件は実験によって若干異なるが、励起エネルギーは 7940 eV、光電子検出角度は 88 度、Au の価電子帯スペクトルから求めたエネルギー分解能は約 0.3 eV である。

2. ゲート絶縁膜/シリコン基板界面の反応層

高誘電体ゲート絶縁膜の多くは Si 基板との直接接合が難しく、成膜時やその後の熱処理において SiO₂ などの界面層を生じやすい。誘電率の低い SiO₂ の生成は、高誘電体による容量増加をキャンセルし、膜厚がわずか 0.1 nm

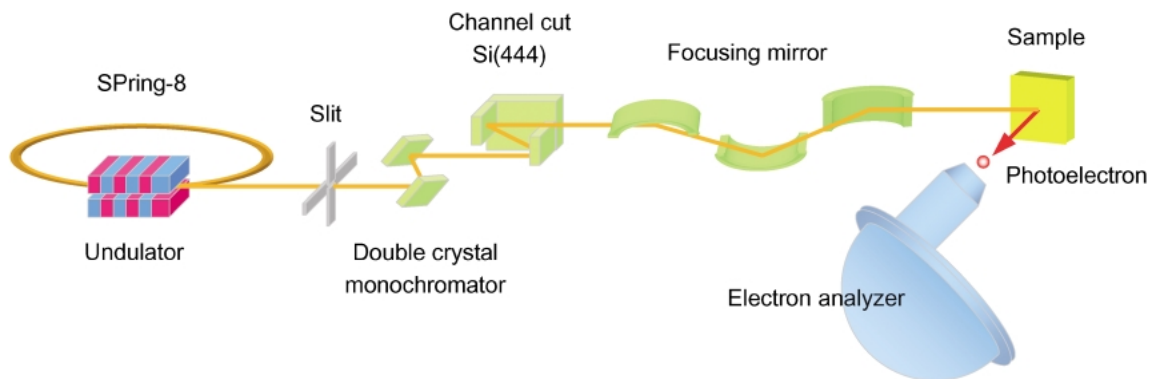


Fig. 3 Schematic of HX-PES experiment at SPring-8 BL47XU.

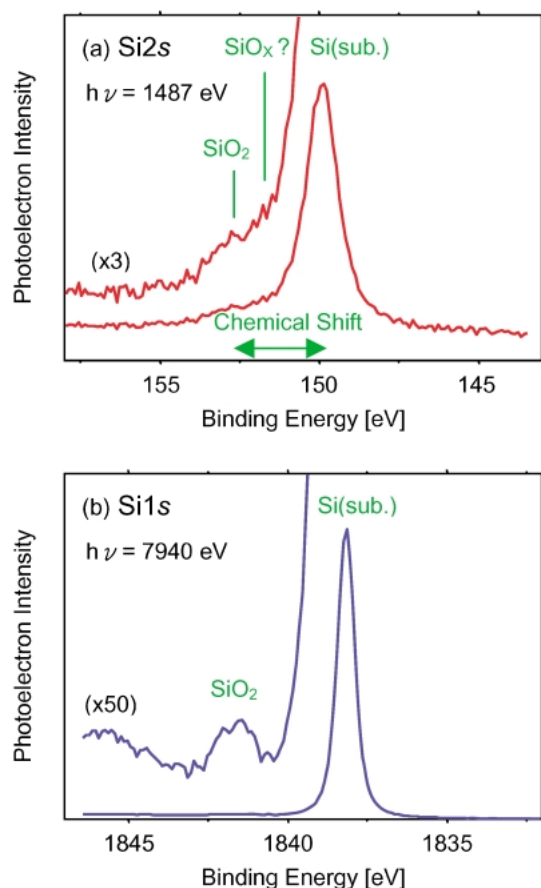


Fig. 4 (a) Si2s and (b) Si1s spectra of LaAlO₃ (3 nm)/Si measured by XPS and HX-PES, respectively.

でも電気特性に大きな影響を与えるため、膜厚や組成の定量的な評価には XPS が欠かせない。

Fig. 4 は次世代高誘電体ゲート絶縁膜の候補の一つである LaAlO₃ (膜厚 3 nm) と Si 基板の界面層を XPS および HX-PES で測定した結果である。この系では La4d ピークと Si 酸化物に由来する Si2p ピークが重なってしまうため、XPS では Si2s ピークを用いて解析を行わざるを得ない⁹⁾。しかし、Si2s はそのケミカルシフト量に対してピーク幅が大きいので、Si 酸化物の生成は確認できるものの、サブオキシドの有無を含めた詳細な解析は難しい。これに対して HX-PES では、XPS で励起できない Si1s ピーク (束縛エネルギー ~1840 eV) を用いることができる。Si1s は Si2s に比べてピーク幅が狭く、Si2p ピークのようなスピン-軌道相互作用によるピーク分裂も無いことから、より詳細な解析を行うことが可能である。Si1s スペクトルを Si2p スペクトルと比べると、検出深さの増大により Si 基板成分に対する界面層の比率は小さくなるものの、界面層がほぼ SiO₂ のみで形成されていることをはっきりと確認できる。また Al の結合状態解析においても、HX-PES ではピーク分裂をとまなう Al2p の代わりに Al1s ピークを利用することができ、XPS よりも詳細で信頼性

の高い解析が可能である。

3. フルシリサイド電極/ゲート絶縁膜界面の偏析不純物

メタルゲート電極では、従来の poly-Si 電極では不可避な空乏層形成による寄生容量を抑制でき、それだけゲート絶縁膜の EOT (SiO₂ 換算膜厚) に対する要求を緩めることができる (Table 1)。ただし、トランジスタ動作のしきい値電圧を低くするためには、MOSFET の n 型、p 型に合わせて電極の仕事関数を制御する必要があり、それぞれ異なるメタル材料を成膜するなどプロセスの複雑化が問題となる。ところが、poly-Si 電極上にメタルを成膜、熱処理して形成したフルシリサイド電極では、初めの poly-Si 電極の n 型、p 型を反映して仕事関数 (電気特性から求まる実効仕事関数) が変化することが報告されている⁹⁾。NiSi 電極/SiON 界面における変調量は -0.4 (Sb ドープ) ~ +0.1 eV (B ドープ) におよび、二次イオン質量分析の結果からその原因はシリサイド化の際に界面に押し出されて偏析した原子層レベルの不純物 (ドーパント) と推定された (Fig. 5)。しかし、具体的なメカニズム、特に不純物によって変調方向が異なる理由については不明であった。そこで、このメカニズム解明を目的として、Ni₂Si/SiO₂ 界面に偏析した B、P および As の結合状態を XPS と HX-PES により調べた¹¹⁻¹²⁾。

Fig. 6 に、Si 基板を機械研磨およびウエットエッチングにより除去して SiO₂ 側から測定した裏面 XPS の結果を示す。B ドープ試料の B1s スペクトルでは、金属状態と酸化物状態に相当するピークが表れており、B が Ni₂Si 中 (金属) と SiO₂ 中 (酸化物) の双方に存在することが分かった。一方、P ドープ試料の P2p スペクトルでは、Si2p ピークに由来するプラズモンロスピークが干渉するうえ、P2p ピークが 2p_{1/2} と 2p_{3/2} の 2 本に分裂することから、中間酸化物の有無など詳細な解析は不可能であった。これに対し、HX-PES で測定した P1s スペクトルでは、金属状態と中間酸化物のみで完全な酸化物は見られず、P は Ni₂Si 中および Ni₂Si/SiO₂ 界面の Ni₂Si 側 (中間酸化物) に存在することが明らかとなった。このように、スピン-軌道相互作用による分裂の間隔が小さくピーク分離が複雑になりやすい Al から Cl までの 2p ピークについては、HX-PES で 1s ピークを測定することにより解析の信頼性が格段に向上する。またこれらの 1s ピークは比較的励起断面積が大きく、高い検出感度を有することから、本例の試料で電極膜厚を 10 nm 程度にすればそのまま電極側から偏析不純物のスペクトルを得ることができた。なお、P ドープ試料と仕事関数の変調方向が同じである As ドープ試料においても、As2p_{3/2} スペクトルが P1s と同様の傾向を示すことが分かった。

以上の結果を元に、各不純物の結合状態から Ni₂Si/

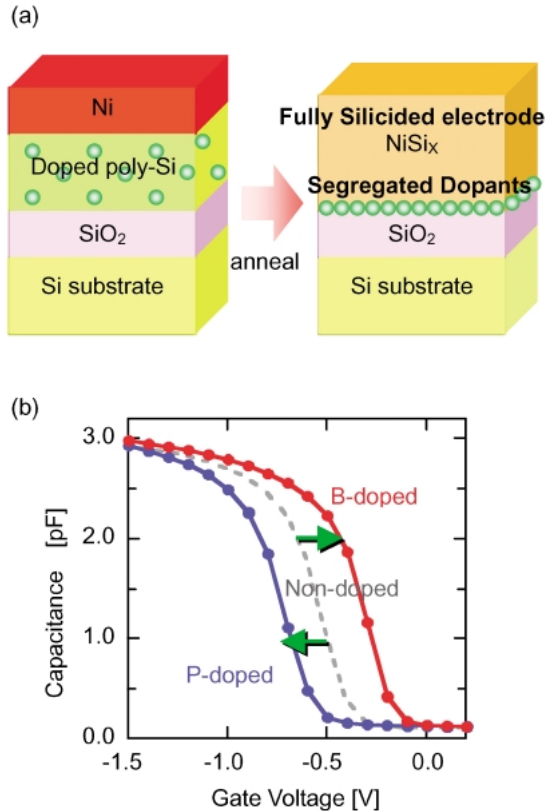


Fig. 5 (a) Schematic of fully silicidation process with dopant segregation. (b) C-V characteristic of B and P doped FUSI gate stack. Dopant for n-type (P, As, Sb) causes decrease in effective work function of gate electrode, while one for p-type (B, Al) causes increase in it.

SiO₂ 界面に対するその存在位置を厳密に求めたうえで、仕事関数の変調方向が界面ダイポールにより決定されるとする物理モデルを提案した (Fig. 7)。Ni₂Si/SiO₂ 界面が急峻であると仮定すると、化学結合にともなう電子の授受によって分極が生じ、界面ダイポールが形成される可能性がある。しかし、ノンドーパの場合、Ni と Si はほぼ同じ電気陰性度を持つことから (Table 2)、それらの分極は相殺されて大きな界面ダイポールは生じない。これに対し、界面の Ni₂Si 側に存在する P や As は Si よりも電気陰性度が大きく、ノンドーパに比べて仕事関数を減少させる方向の界面ダイポールが生じる。一方、B も Si よりも電気陰性度が大きく、界面の Ni₂Si 側に存在すれば仕事関数を減少させる方向に寄与するが、界面の SiO₂ 側に存在することで仕事関数を増大させる方向に界面ダイポールが生じる。このように界面の仕事関数制御において、偏析不純物の量だけでなく、その偏析位置がカギを握ることを初めて示すことができた。このような界面制御層は様々な界面での導入が検討されており、界面ダイポールの物理的起源の 1 つを初めて直接観測した本結果の意義は大きい。

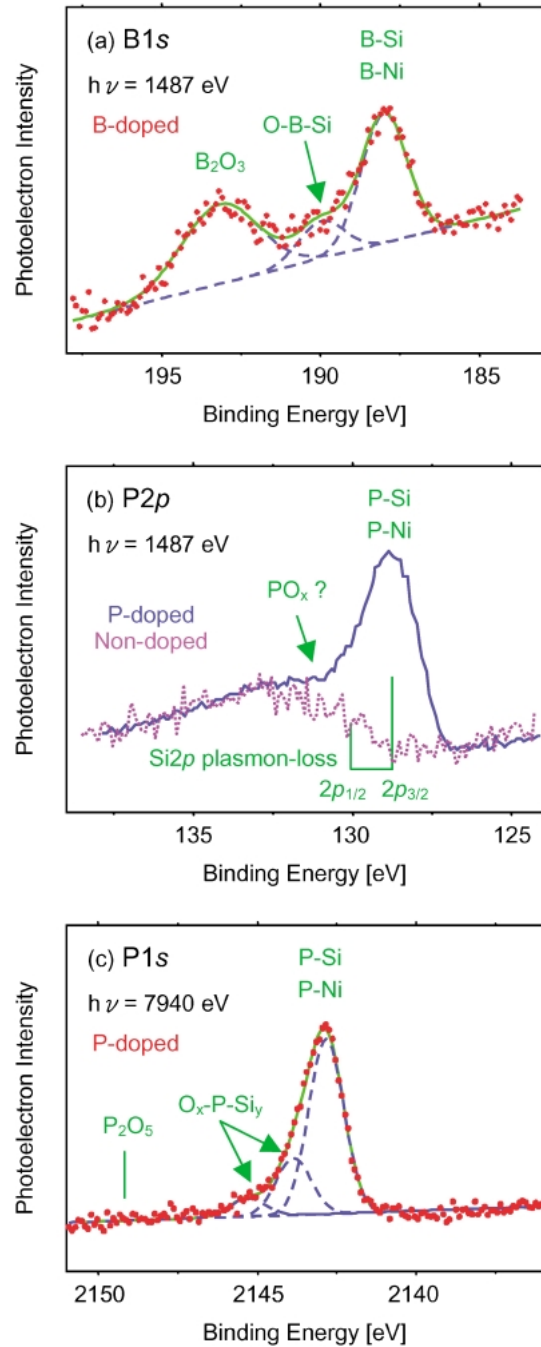


Fig. 6 Spectra of B-doped and P-doped Ni₂Si/SiO₂/Si samples. (a) B1s and (b) P2p spectra were measured by XPS from SiO₂ surface of backside-etched samples. (c) P1s spectrum was measured by HX-PES from sputter-etched Ni₂Si surface with the residual thickness of 10 nm.

4. ゲートスタック構造のバンドアライメント

ゲート電極/ゲート絶縁膜/Si 基板からなるゲートスタック構造では、それぞれが異なるバンド構造を持つため、それらがどのようにアライメントしているかによって電気

Element	Electronegativity
B	2.04
O	3.44
Si	1.90
P	2.19
Ni	1.91
As	2.18

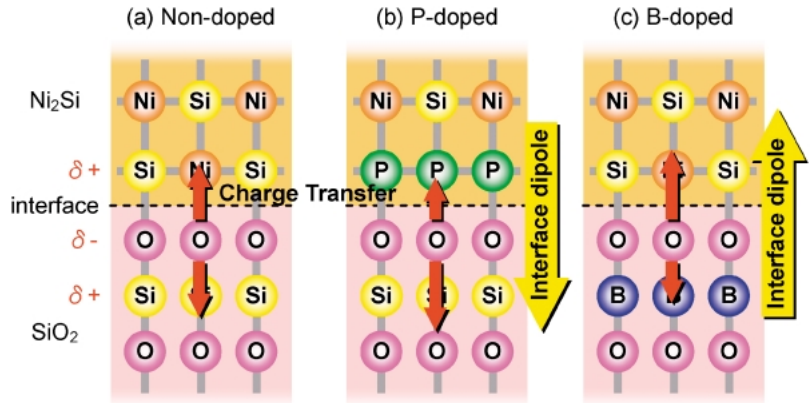


Fig. 7 Schematic of interface dipoles caused by segregated dopants. In the case of P-doped, O atom extracts more charge from Si atom than segregated P atom and results in an interface dipole towards SiO₂. But in the case of B-doped, some of B atoms segregated to SiO₂ side of interface, then results in an interface dipole towards Ni₂Si.

特性は大きく影響を受ける。このバンドアライメント（バンドオフセット）は、理想的には個々の界面の仕事関数で決まるはずであるが、メタルゲート電極や高誘電体ゲート絶縁膜が導入された現在のゲートスタック構造では、界面における面方位や界面層の生成、界面準位によるピンング、前述の界面ダイポールの影響など様々な要因があり、その制御は極めて困難である。XPSはバンドアライメントを直接的に求めることができる手法の1つであり、積層構造試料における内殻ピーク間隔や価電子帯スペクトルから価電子帯不連続量 ΔE_V が得られるほか、バンドギャップ E_g を与えられれば伝導帯不連続量 ΔE_C も求めることができる^{7,14-15)}。しかし、XPSは検出深さが数nmと小さいことから、ゲートスタック構造全体を一度に評価することは不可能であり、ゲート電極/ゲート絶縁膜界面とゲート絶縁膜/Si基板界面のバンドアライメントを別々に求めて議論せざるを得なかった (Fig. 8)。そこでHX-PESの検出深さの大きさとSi1sピークの検出感度の高さを活かし、ゲートスタック構造でのバンドアライメント評価を検討した。

試料構造はTaC (100 nm)/Er (2.5 nm)/TaC (1.5 nm)/HfSiON (3 nm)/Si基板で、高温熱処理 (HTA) の有無で実効仕事関数が異なる2種類を比較した¹⁶⁾。ただし、このままではゲート電極が厚すぎるため、スパッタエッチングにより傾斜表面を作製し、これを電子分光器の位置分解モード (14分割同時測定) を使って測定した。これにより、装置内でスパッタエッチングを行うことなく適切な膜厚領域のスペクトルを得ることができる。Fig. 9にHTA無しの各スペクトルと対応する測定位置を示す。各元素の主ピークの位置が膜厚によらず一定であること、表面吸着炭化水素に相当するC1sピークのシフトも見られないことから、試料帯電の影響は無視できると考えられる。各層に由来するTa3d_{5/2}, Hf3d_{5/2}, Si1sのピーク位置から求め

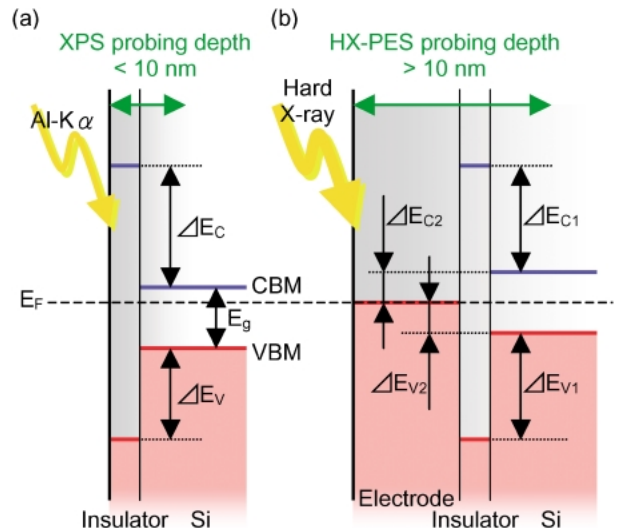


Fig. 8 Schematic of band alignment analysis using (a) XPS and (b) HX-PES. ΔE_V and ΔE_C are band offsets of valence band maximum (VBM) and conduction band minimum (CBM) respectively.

た試料間のバンドアライメントの相対変化を Fig. 10 に示す。HTA 有りでは、HTA 無しに比べて HfSiON, Si 基板の価電子帯上端 (VBM) がそれぞれ 0.3 eV, 0.2 eV ずつ上昇しており、TaC 電極の実効仕事関数が 0.2 eV だけ増加したことになる。この原因としては、熱処理にともなう各界面での反応などが考えられている。またここでは試料間の相対変化のみに注目したが、Si 基板における Si1s と VBM の間隔、HfSiON における Hf3d_{5/2} と VBM の間隔を求めておけば、ただちに各界面の ΔE_V を算出することが可能である。ただし、HX-PES では光電子放出時の反跳によるエネルギー損失 (recoil effect) が報告されており¹⁷⁾、VBM を構成する原子軌道によっては ΔE_V の絶対値がずれる場合もある¹⁸⁾。

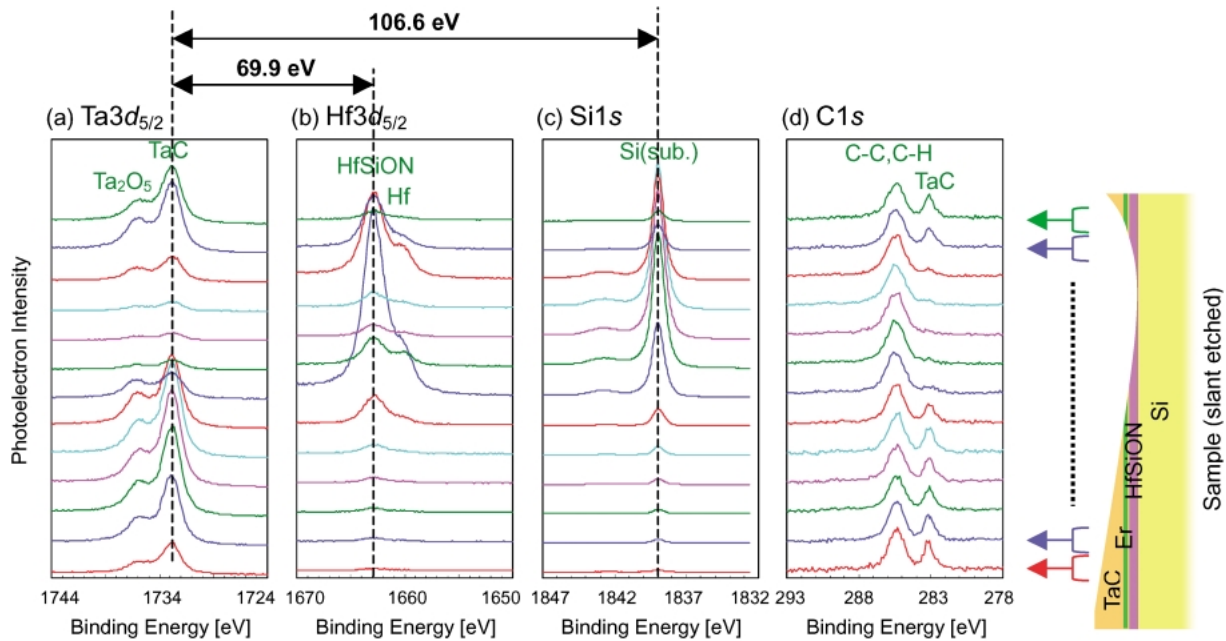


Fig. 9 HX-PES spectra of TaC/Er/TaC/HfSiON/Si without HTA. The sample was slant-etched with Ar ion sputtering until Si substrate partially appears.

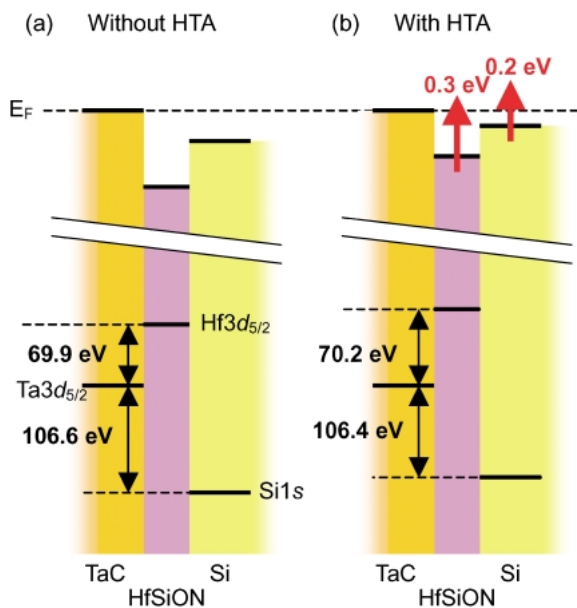


Fig. 10 Band diagram of TaC/Er/TaC/HfSiON/Si measured by HX-PES. HTA causes VBM of Si to shift upward by 0.2 eV that corresponds to increase in the work function of TaC interface.

5. 半導体表面のバンドベンディング

Si 基板への不純物イオン注入によって形成されるソース、ドレイン領域は、スケーリング則に従ってより浅くなってきており、ハーフピッチ45 nm 以降では10 nm 以下の接合深さが要求される (Table 1)。このような極浅領域に高濃度のイオン注入を行った場合、熱処理を行っても活性

化しにくい (キャリアを生じない)、すなわち抵抗率が下がらないといった問題があり、注入方法やその後の熱処理方法などが盛んに研究されている。そこで重要となるキャリア量と表面の欠陥量を反映したバンドベンディングを、HX-PES は非破壊で評価可能である。半導体ではキャリア濃度ともなつてフェルミ準位の位置が変化するため、Fig. 11 に示すようなバンドベンディングが生じる。その結果、VBM とともに Si1s ピーク位置も深さによって変化し、スペクトルはそれらの重ね合わせで非対称なピークとなる。ただし、Si の場合はバンドギャップが1.1 eV しかなく、バンドベンディングの大きさが小さいことから、ここでは分かりやすくするためにバンドギャップが3.4 eV と大きな GaN の評価結果について紹介する。

試料は n-GaN, p-GaN および p⁺-GaN の 3 種類で、それぞれ n-GaN 基板上にエピタキシャル成長させ、表面を王水で処理したものである。なお、n 型には Si, p 型には Mg をドーピングするが、活性化しにくい Mg はドーピングが多いため、結晶欠陥が多く含まれる¹⁹⁾。Fig. 12 は XPS および HX-PES で測定した Ga2p_{3/2}, N1s スペクトルである。p⁺-GaN のスペクトルを比較すると、XPS ではピーク形状がほぼ対称であるのに対し、HX-PES では高束縛エネルギー側に非対称である。XPS では表面の Ga 酸化物のみが検出されているとも考えられるが、HX-PES のスペクトルを試料間で比較すると、Ga2p_{3/2} と N1s では同程度のシフトを示しており、さらにピーク幅は異なるものの同ようなピーク形状の変化を示していることから、これらはケミカルシフトによるものではなく、キャリアタイプによるピーク位置のシフトと深さ方向のバンドベンディングを

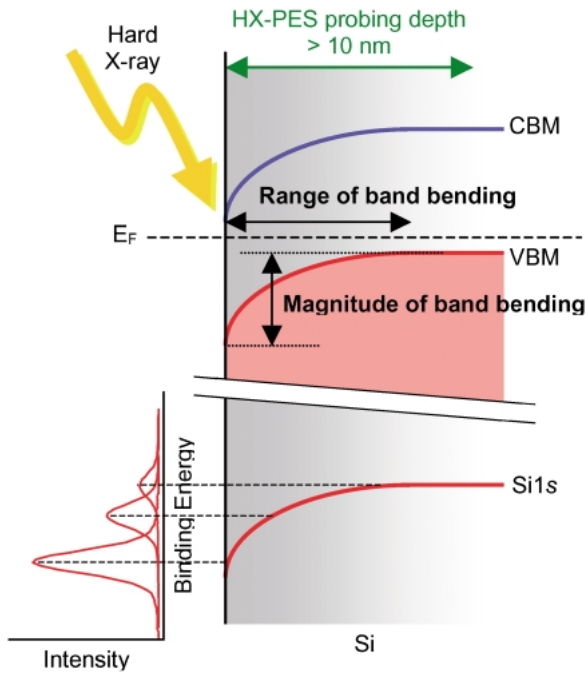


Fig. 11 Schematic of band bending analysis using HX-PES. Band bending in the probing depth gives asymmetric-photoelectron-peak which is sum of shifted peaks generated in each depth.

反映したものと判断できる。つまり、ピーク形状がほぼ対称な n-GaN ではバンドベンディングが生じておらず、その他の試料では、深さ方向のバンドベンディングと光電子検出確率のコンボリューションによって非対称なピーク形状になっていると考えられる。これを定量的に解析して得られた VBM の深さ変化を **Fig. 13** に示す。ここでは簡単のため、n-GaN 試料のスペクトルから求めたモデル関数 10本を 0.2 eV 間隔に固定して N1s スペクトルをフィッティングし、各々のピーク強度比から光電子が発生した深さ範囲を割り当てた。p-GaN, p⁺-GaN とともに表面における VBM は 2.2 eV 付近にあり、結晶欠陥に由来する表面準位によってピニングが生じていると考えられる。また、p⁺-GaN の方がバンドベンディングが浅い、すなわち空乏層が薄いのは、ドーパ量に応じてキャリア（ホール）も多いためと説明できる。

バンドベンディングについては、従来、XPS で求めた表面における値（VBM）と、不純物量あるいは電気特性から求めたバルクにおける値からその大きさを推定することしかできなかった。しかし、バンドベンディングの深さが 30 nm 程度までであれば、HX-PES のみでその大きさおよび深さをより高い精度で評価することが可能である。

6. おわりに

次世代 LSI を含めた半導体デバイスの開発における HX-PES の応用について紹介した。検出深さの大きさ、深い

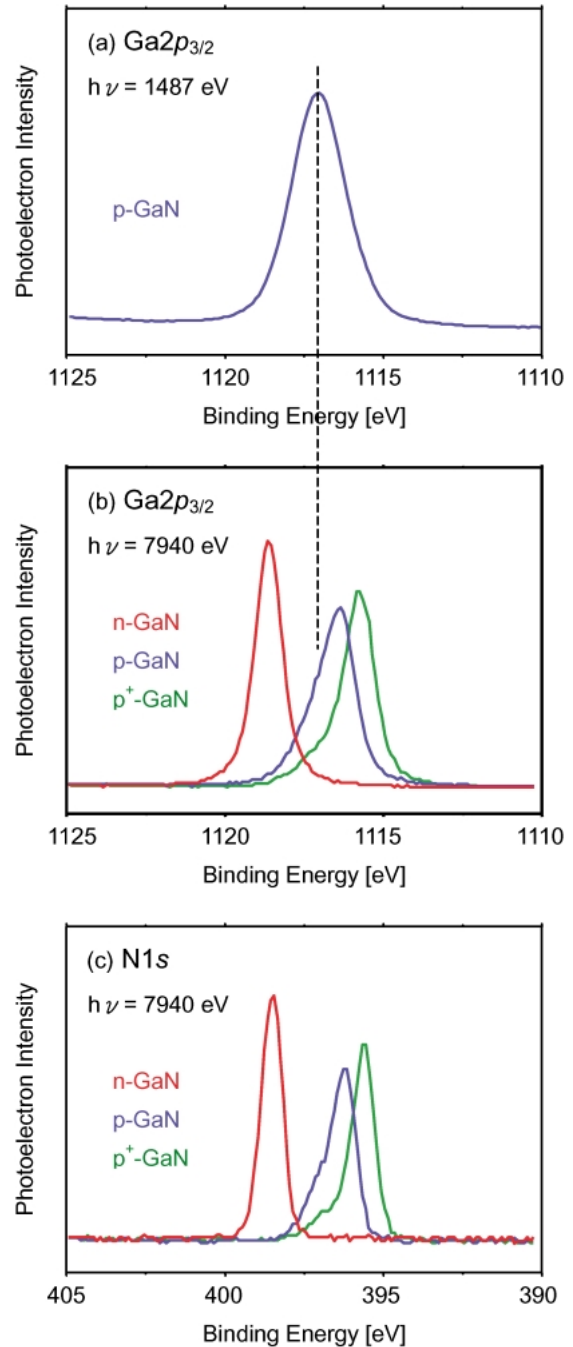


Fig. 12 XPS and HX-PES spectra of GaN samples. In the case of HX-PES, Ga2p_{3/2} and N1s peaks show the same energy shift as the same peak shape between three samples.

内殻準位の利用という HX-PES の 2 つの特長を活かすことで、埋もれた界面層の分析、ゲートスタック構造試料のバンドアライメント評価、半導体のバンドベンディング評価など、これまで得られなかった情報を得ることができ。実際に半導体関連で HX-PES を活用した論文も発表され始めており²⁰⁻²²⁾、本手法が次世代 LSI の開発には欠かせない分析技術の 1 つになっていくことは間違いない。

また、すでに XPS が表面分析装置として広く普及して

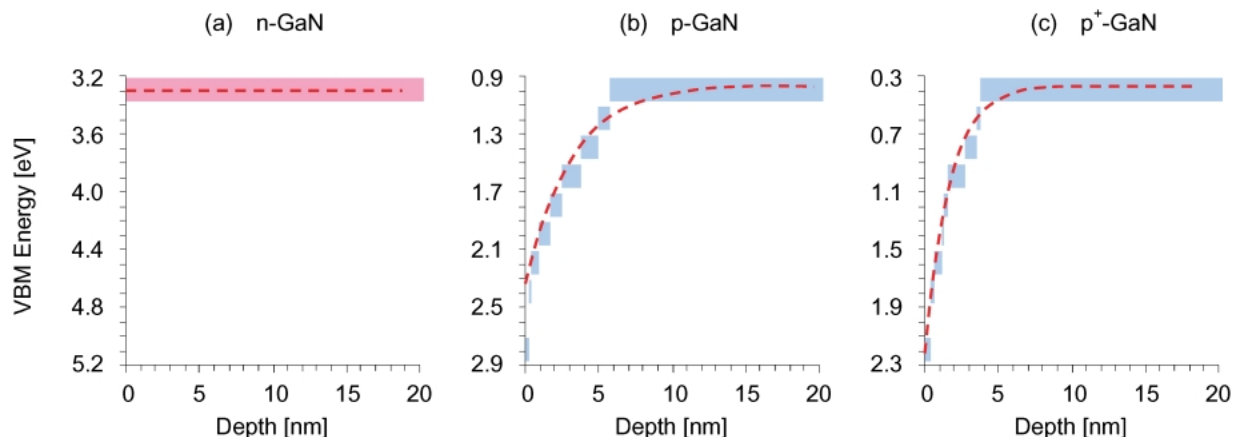


Fig. 13 Band bending profiles calculated from N1s spectra and photoelectron escape probability. Each Bar corresponds to a N1s peak component and expresses its depth-range of generation.

おり、それら XPS ユーザーの測定、解析技術が活かせることから、HX-PES は基礎研究のみならず産業利用の面でも幅広い分野で有効と考えられる。すでに SPring-8 では、HX-PES に対するニーズの増加に応じて産業用ビームライン BL46XU でも HX-PES 実験が可能になっており、今後は産業利用も含めていっそう HX-PES の普及が進むものと期待される。

謝辞

SPring-8 BL47XU での HX-PES 実験においてご指導、ご協力いただいた物質・材料研究機構の小林啓介氏、理化学研究所の高田恭孝氏、および高輝度光科学研究センターの池永英司氏をはじめとする関係者の皆様に深く感謝いたします。また、HX-PES 実験および裏面 XPS 測定でご協力いただいた東芝ナノアナリシス㈱の佐藤暢高氏、高橋護氏に感謝いたします。

なお、本稿で紹介した研究の一部は、文部科学省の重点ナノテクノロジー支援課題（2004B0702-NI-np-Na, 2005A0238-NI-np-Na, 2006A1636, 2007A1994）として実施しました。

参考文献

- International Technology Roadmap for Semiconductors 2007 Edition, <http://www.itrs.net/Links/2007ITRS/Home2007.htm>
- K. Kobayashi, M. Yabashi, Y. Takata, T. Tokushima, S. Shin, K. Tamasaku, D. Miwa, T. Ishikawa, H. Nohira, T. Hattori, Y. Sugita, O. Nakatsuka, A. Sakai and S. Zaima: *Appl. Phys. Lett.* **83**, 1005 (2003).
- S. Tanuma, C. J. Powell and D. R. Penn: *Surf. Interface Anal.* **21**, 165 (1994).
- 高田恭孝: *放射光* **17**, 66 (2004).
- 小林啓介: *日本物理学会誌* **60**, 624 (2005).
- K. Kobayashi: *Nucl. Instrum. Methods Phys. Res. A* **547**, 98 (2005).
- 尾嶋正治, 豊田智史: *放射光* **19**, 141 (2006).
- 上田茂典, 池永英司, 小林啓介: *ぶんせき* **7**, 448 (2007).
- M. Suzuki, M. Tomita, T. Yamaguchi and N. Fukushima: *Tech. Dig. IEDM 2005*, 445 (2005).
- J. Kedzierski, D. Boyd, C. Cabral, Jr., P. Ronsheim, S. Zafer, P. M. Kozlowski, J. A. Ott and M. Jeong: *IEEE Trans. Electron Devices* **52**, 39 (2005).
- 土屋義規, 吉木昌彦: *東芝レビュー* **61**, 28 (2006).
- Y. Tsuchiya, M. Yoshiki, A. Kinoshita, M. Koyama and J. Koga, M. Ogawa and S. Zaima: *J. Appl. Phys.* **102**, 104504 (2007).
- 塚田 捷: 「仕事関数」(共立出版, 1983).
- 橋本佳男, 斎藤敏夫, 生駒俊明: *応用物理* **63**, 116 (1994).
- S. Miyazaki: *Appl. Surf. Sci.* **190**, 66 (2002).
- R. Ichihara and M. Koyama: *SSDM 2008*, 840 (2008).
- Y. Takata, Y. Kayanuma, M. Yabashi, K. Tamasaku, Y. Nishino, D. Miwa, Y. Harada, K. Horiba, S. Shin, S. Tanaka, E. Ikenaga, K. Kobayashi, T. Senba, H. Ohashi and T. Ishikawa: *Phys. Rev. B* **75**, 233404 (2007).
- Y. Takata, Y. Kayanuma, S. Oshima, S. Tanaka, M. Yabashi, K. Tamasaku, Y. Nishino, M. Matsunami, R. Eguchi, A. Chainani, M. Oura, T. Takeuchi, Y. Senba, H. Ohashi, S. Shin and T. Ishikawa: *Phys. Rev. Lett.* **101**, 137601 (2008).
- T. Hashizume: *J. Appl. Phys.* **94**, 431 (2003).
- Y. Hijikata, H. Yaguchi, S. Yoshida, Y. Takata, K. Kobayashi, H. Nohira and T. Hattori: *J. Appl. Phys.* **100**, 053710 (2006).
- K. Kakushima, K. Okamoto, M. Adachi, K. Tachi, J. Song, S. Sato, T. Kawanago, P. Ahmet, K. Tsutsui, N. Sugii, T. Hattori and H. Iwai: *Appl. Surf. Sci.* **254**, 6106 (2008).
- C. G. Jin, M. Kobata, Y. Sasaki, K. Okashita, K. Nakamoto, B. Mizuno, E. Ikenaga and K. Kobayashi: *Phys. Status Solid C* **5**, 932 (2008).

● 著者紹介 ●



吉木昌彦

株式会社東芝 研究開発センター 主任
研究員

E-mail: masahiko.yoshiki@toshiba.co.jp

専門：表面分析

【略歴】

広島大学大学院理学研究科修士課程修了。材料，デバイスの表面分析および放射光を用いた硬X線光電子分光，X線吸収分光の応用に従事。



市原玲華

株式会社東芝 研究開発センター

E-mail: reika.ichihara@toshiba.co.jp

専門：半導体デバイス技術

【略歴】

東京大学大学院新領域創成科学研究科物質系専攻修士課程修了。メタルゲート/high-k ゲート絶縁膜技術の研究開発に従事。



鈴木正道

株式会社東芝 研究開発センター 研究
主務

E-mail: masamichi2.suzuki@toshiba.co.jp

専門：半導体デバイス技術

【略歴】

東京工業大学大学院修士課程修了。先端LSIの材料，プロセス，デバイス技術開発に従事。



齋藤真司

株式会社東芝 研究開発センター 研究
主務

E-mail: sh.saito@toshiba.co.jp

専門：化合物半導体レーザ

【略歴】

東北大学大学院理学研究科物理学専攻博士課程前期修了。GaN系半導体の光デバイス研究開発に従事。



土屋義規

株式会社東芝 研究開発センター

E-mail: yoshinori3.tsuchiya@toshiba.co.jp

専門：半導体デバイス技術

【略歴】

名古屋大学大学院工学研究科結晶材料工学専攻博士課程修了。工学博士。MOSデバイスの研究・開発に従事。現在，東芝アメリカ電子部品社に outwarding。



竹野史郎

株式会社東芝 研究開発センター 主任
研究員

E-mail: shiro.takeno@toshiba.co.jp

専門：透過電子顕微鏡による材料評価

【略歴】

大阪大学大学院工学研究科修士課程修了。工学博士。透過電子顕微鏡等を応用したLSI材料評価の研究に従事。

Hard X-ray Photoelectron Spectroscopy for Semiconductor Device Analysis

Masahiko YOSHIKI	Corporate Research & Development Center, Toshiba Corporation 1, Komukai-Toshiba-cho, Saiwai-ku, Kawasaki, 212-8582, Japan
Masamichi SUZUKI	Corporate Research & Development Center, Toshiba Corporation 1, Komukai-Toshiba-cho, Saiwai-ku, Kawasaki, 212-8582, Japan
Yoshinori TSUCHIYA	Corporate Research & Development Center, Toshiba Corporation 8, Shinsugita-cho, Isogo-ku, Yokohama, 235-8522, Japan
Reika ICHIHARA	Corporate Research & Development Center, Toshiba Corporation 8, Shinsugita-cho, Isogo-ku, Yokohama, 235-8522, Japan
Shinji SAITO	Corporate Research & Development Center, Toshiba Corporation 1, Komukai-Toshiba-cho, Saiwai-ku, Kawasaki, 212-8582, Japan
Shiro TAKENO	Corporate Research & Development Center, Toshiba Corporation 8, Shinsugita-cho, Isogo-ku, Yokohama, 235-8522, Japan

Abstract We have applied hard x-ray photoelectron spectroscopy (HX-PES) to study of semiconductor devices, especially future LSIs which need new materials as metal gate electrode or high-k gate insulator. HX-PES has become a practicable method in these several years with use of high-flux x-rays from third-generation synchrotron sources, and it has advantages of larger probing depth and more of measurable photoelectron peaks compared to conventional laboratory x-ray photoelectron spectroscopy (XPS). With these advantages, HX-PES provides novel information such as chemical states of thin oxide or segregated atoms at deep buried interface, band alignment in thick metal/insulator/semiconductor structure and band bending profile of semiconductor surface.
